

Como calcular os resistores da base e do coletor num circuito de chaveamento?

Wu, Shin-Ting
DCA/FEEC/Unicamp

11/10/2015

Este documento é uma revisão simplista e pragmática do que os alunos já viram no curso de Eletrônica, com a finalidade exclusiva para ajudá-los no entendimento do cálculo dos resistores limitadores de corrente de um transistor num circuito de chaveamento dos projetos da disciplina EA076 (Laboratório de Sistemas Embarcados) da Faculdade de Engenharia Elétrica e de Computação (FEEC) da Unicamp. Além das referências citadas ao longo do documento, utilizou-se também como referência o livro Eletrônica do autor Albert Paul Malvino.

1 Estados de Operação de um Transistor

Um transistor pode operar numa das seguintes três regiões (Figura 1):

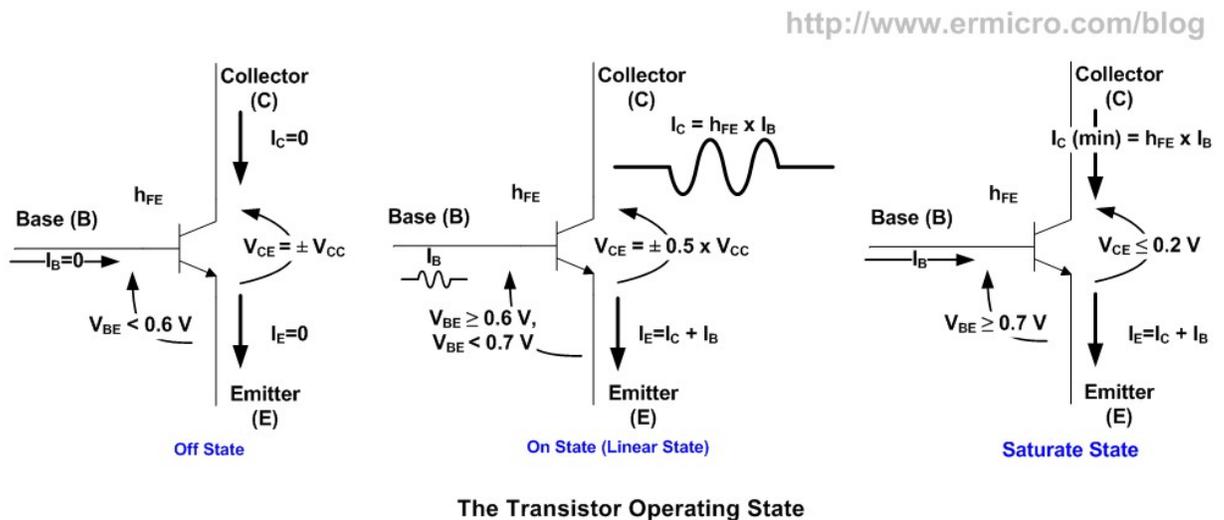


Figure 1: Fonte: <http://www.ermicro.com/blog?p=423>

1. corte (*Off State*): quando as correntes I_{CC} , I_{BB} e I_E que circulam pelo transistor são idealmente nulas, de forma que a tensão entre os terminais coletor e emissor seja idealmente igual à tensão de alimentação V_{CC} .

2. ativa (*On State*): quando as correntes do coletor e da base guardam entre si a relação $I_{CC} = h_{FE}I_{BB}$, onde h_{FE} é o ganho do transistor.
3. saturação (*Saturate State*): quando circulam altas correntes I_{BB} , I_{CC} e I_E , como se o coletor e o emissor estivessem em curto. Idealmente, a queda de tensão V_{CE} é nula.

Constituído de três regiões dopadas, emissor, base e coletor, um transistor não-polarizado pode ser visto como dois diodos conectados como ilustra a Figura 2: o diodo emissor, entre a base (B) e o emissor (E); e o diodo coletor, entre o coletor (C) e a base (B). Dependendo de como os dois diodos são conectados entre si, distinguem-se em dispositivos **npn** e **pnp**.

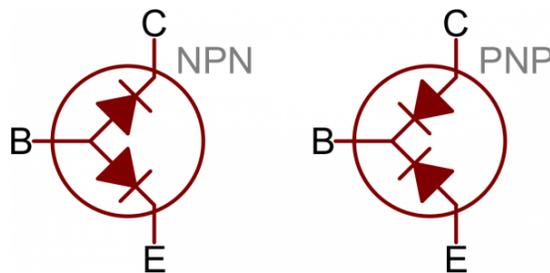


Figure 2: Fonte:<https://learn.sparkfun.com/tutorials/transistors>

Aplicando o nosso conhecimento sobre diodos, é fácil ver que um transistor npn (pnp) fica no **corte** quando a tensão $V_{BE} \leq 0$ ($V_{BE} \geq 0$), ou seja, $V_B \leq V_E$ ($V_B \geq V_E$). Se polarizarmos o transistor diretamente pela base, isto é $V_B > V_E$ ($V_B < V_E$), os elétrons (as lacunas) livres no emissor são forçados a entrar na base. Como a trajetória na base é muito pequena e a dopagem na base é muito mais leve do que a do coletor, quase todos os elétrons (todas as lacunas) tendem a entrar no coletor e migrar para o potencial mais positivo (mais negativo) da fonte de alimentação. Usualmente, 95% ou mais dos elétrons (das lacunas) do emissor passam para o coletor. Nesta difusão de elétrons (lacunas) temos ainda duas situações: $V_B \leq (\geq) V_C$ ou $V_B > (<) V_C$. No primeiro caso, o diodo coletor fica reversamente polarizado e, dependendo da tensão de polarização reversa, a camada de depleção do diodo coletor varia de largura permitindo um controle mais fino do fluxo de corrente. Este estado corresponde à **região ativa** de operação do transistor. E, no segundo caso, o diodo coletor fica diretamente polarizado, deixando fluir livremente toda a corrente e **saturar** o coletor com os elétrons (lacunas) do emissor. Vale observar que, nesta situação, o ganho de corrente pode diminuir se aumentarmos a corrente da base, já que não tem como aumentar mais o fluxo da corrente no coletor. Quando isso acontece, dizemos que a saturação é forte.

Vamos agora ver como aplicamos estes conhecimentos no dimensionamento dos resistores limitadores de corrente num projeto de circuito de chaveamento.

2 Aplicação como Chave Eletrônica

Os transistores são muito úteis em circuitos digitais, onde eles são projetados para operar na região de **saturação** e no **corte** através da **polarização da base** (Figura 3). Quando a corrente da base cai a zero, a corrente do coletor vai para zero também. Sem nenhuma queda de tensão entre a fonte de alimentação V_{CC} (o terra) e o terminal coletor, todo o potencial da fonte V_{CC}

(do terra) é aplicado no terminal coletor dos transistores npn (pnp). Isso corresponde ao nível lógico ativo alto (baixo). Por outro lado, quando o potencial na base for maior (menor) que os terminais coletor e emissor, o potencial do coletor fica igual ao do terminal emissor. Se o terminal emissor estiver aterrado (ligado numa fonte de alimentação V_{CC}), teremos o nível lógico ativo baixo (alto) no terminal coletor.

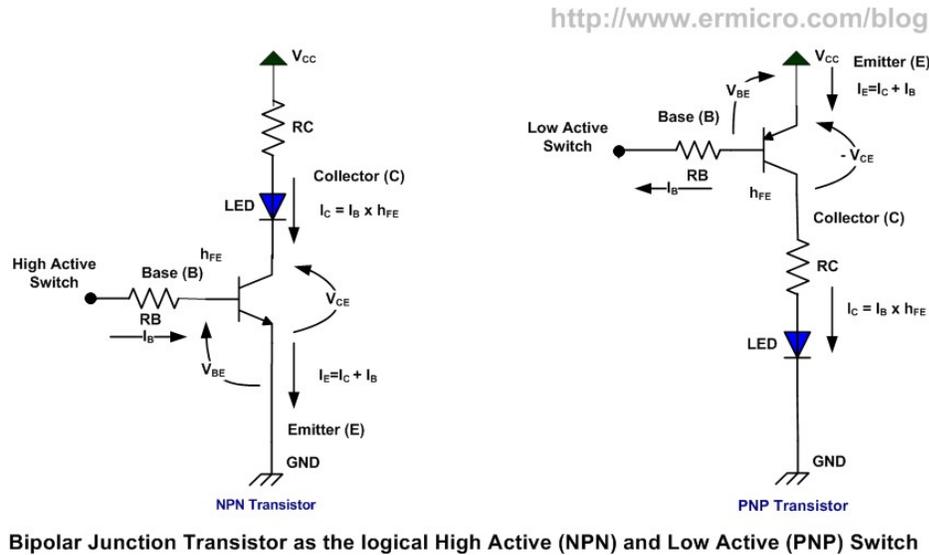


Figure 3: Fonte: <http://www.ermicro.com/blog?p=423>

Resumindo, se $V_B = V_E$ qualquer transistor opera no corte. E para colocar um transistor npn (pnp) no estado de saturação, é necessário que a condição $V_C < V_B > V_E$ ($V_C > V_B < V_E$) seja satisfeita.

3 Folhas de Dados

No projeto de um circuito de chaveamento, o projetista deve se preocupar com os valores nominais máximos especificados nas folhas de dados, evitando que o circuito opere em condições próximas destes valores para não queimar o componente ou diminuir a sua vida útil. Os valores nominais máximos especificados nas folhas de dados de um transistor são:

1. Tensão coletor-base com emissor aberto (V_{CBO})
2. Tensão coletor-emissor com base aberta (V_{CEO})
3. Tensão emissor-base com coletor aberto (V_{EBO})
4. Corrente (contínua) nominal máxima do coletor (I_C)
5. Pulso máximo de corrente do coletor (I_{CP})
6. Corrente (contínua) nominal máxima da base (I_B)
7. Temperatura interna ou da junção máxima (T_J)

8. Faixa de temperatura de armazenagem (T_{STG})
9. Potência nominal máxima (P_C) na temperatura ambiente (T_A) e na temperatura de encapsulamento (T_C)

Entre as características elétricas encontramos nas folhas de dados:

1. Corrente entre coletor e emissor com base aberta (I_{CEO})
2. Corrente entre coletor e base com emissor aberto (I_{CBO})
3. Corrente entre emissor e base com coletor aberto (I_{EBO})
4. Ganho do transistor (h_{FE})
5. Tensão coletor-emissor na região de saturação ($V_{CE(sat)}$)
6. Tensão base-emissor na região ativa ($V_{BE(on)}$)
7. Capacitância na saída (C_{ob})

4 Carga e Resistor do Coletor

Vimos na Seção 2 que todo o potencial da fonte V_{CC} é aplicado no terminal coletor (emissor) dos transistores npn (pnp) quando o transistor se encontra no **corte** (Figura 3). Portanto, para assegurar uma operação correta do dispositivo é necessário que a tensão de alimentação demandada pela carga seja menor que V_{CEO} . É uma boa prática adotar o fator 2, ou seja, estabelecer $\frac{V_{CEO}}{2}$ como limitante da tensão de alimentação da carga.

No estado de **saturação** a corrente I_{CC} do transistor deve atender a demanda da carga ligada em série com o terminal coletor. Esta corrente não deve passar da corrente nominal I_C . Porém, por segurança, podemos fixar o limite máximo em $\frac{I_C}{2}$.

Se a tensão de alimentação for maior que a tensão de operação da carga V_{carga} , precisamos ainda determinar o valor da resistência do coletor R_C a ser ligada em série com a carga, a fim de limitar a corrente do coletor em I_{CC} :

$$R_C = \frac{V_{CC} - V_{carga}}{I_{CC}}.$$

A potência a ser dissipada no resistor é

$$P = (V_{CC} - V_{carga})I_{CC}.$$

Escolhemos, então, para o projeto como **resistor do coletor** um resistor disponível no mercado com os valores maiores e mais próximos de R_C e P calculados.

5 Polarização e Resistor da Base

Vimos na Seção 2 que para colocar um transistor no **corte**, basta termos $V_B = V_E$. Pela Figura 3 isso significa que o potencial no terminal base tem que ser igual ao terra (a V_{CC}) em transistores npn (pnp). Quando o acionamento é por um microcontrolador, basta colocarmos o pino no nível lógico ativo baixo (0V) em circuitos chaveados por transistores npn, como mostra a Figura 4.

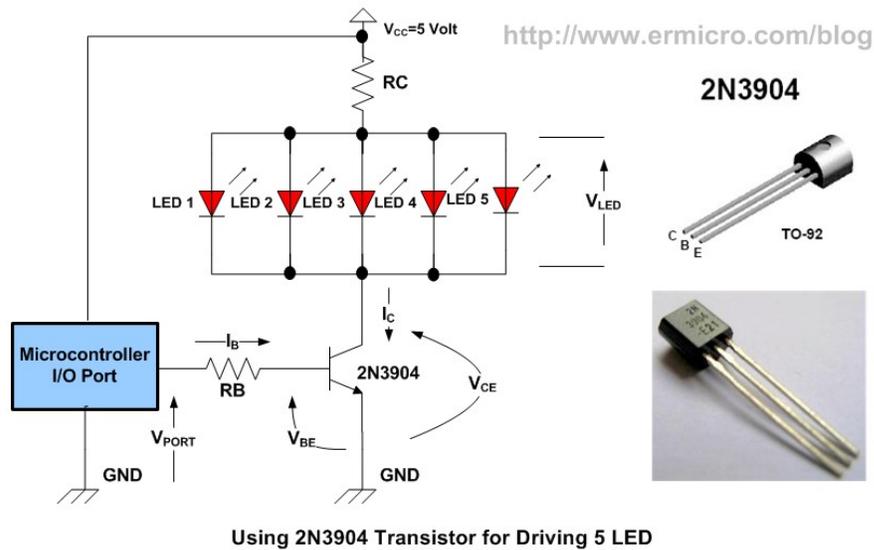


Figure 4: Fonte:<http://www.ermicro.com/blog?p=423>

Quando se trata de circuitos chaveados por transistores pnp, a solução já não pode ser tão simples. Isso é porque a tensão de alimentação V_{CC} é usualmente muito mais alta que a tensão com que um microcontrolador opera. Portanto, precisamos de uma outra solução para polarizar a base dos transistores pnp no corte. O modo mais fácil é através de um divisor de tensão como mostra Figura 5. Uma análise rápida da figura nos leva a concluir que quando o transistor está no corte, com $I_B = I_E = 0$, a tensão na base e no emissor é V_1 como desejado.

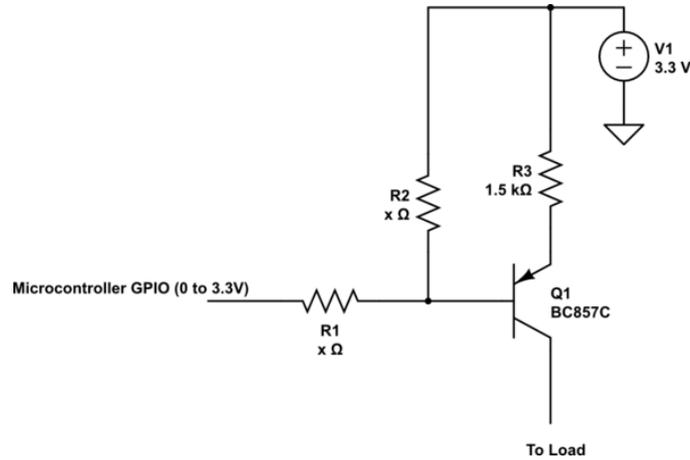


Figure 5: Fonte: <http://electronics.stackexchange.com/questions/121090/how-to-calculate-base-resistor-of-pnp-transistor>

E como seria a polarização da base para que o transistor opere de forma **saturada**? Vamos começar com a demanda da carga. Para alimentar uma carga com corrente I_{CC} , precisamos de uma corrente

$$I_{BB} = \frac{I_{CC}}{h_{FE}}.$$

Usualmente são fornecidos nas folhas de dados vários ganhos de corrente. Qual deles usar? Para evitar que o transistor saia da região de saturação com qualquer variação nas suas condições de operação (corrente, tensão, temperatura etc.), recomenda-se colocar o transistor num estado de **saturação forte** com um ganho de corrente menor. Por exemplo, para o transistor TIP115 podemos utilizar $h_{FE} = 500$. O cuidado que precisamos ter é que a corrente de saturação I_{BB} não passa do valor nominal máximo I_B encontrado nas folhas de dados.

Tendo a corrente I_{BB} estimada, podemos calcular o resistor de base R_B no circuito da Figura 4 considerando que V_{BB} seja a tensão correspondente ao nível lógico ativo alto acionado pelo microcontrolador

$$R_B = \frac{V_{BB} - V_{BE}}{I_{BB}}.$$

Como obtermos o valor da tensão base-emissor V_{BE} ? É uma boa aproximação considerarmos que o diodo emissor tem um comportamento similar ao de um diodo retificador comum. Portanto, a queda de tensão nele é tipicamente 0.7V para os transistores de silício e 0.3 para transistores de germânio. No caso de transistores Darlington, constituídos por dois transistores em cascata (seguidores de emissor), há duas quedas de tensão V_{BE}/V_{EB} entre os terminais base e emissor. Por isso, é comum assumir que haja uma queda V_{BE} de 1.4V.

No circuito de polarização por divisor de tensão mostrado na Figura 5 temos de fato dois resistores R_1 e R_2 . Utilizando a Lei de Ohm a tensão no terminal base deve ser

$$V_B = V_{CC} - R_3 I_E - V_{EB}.$$

Se $R_3 = 0$, a equação se reduz em

$$V_B = V_{CC} - V_{EB}.$$

No estado de saturação podemos aproximar I_E por I_{CC} . Para estimar valores razoáveis para R_1 e R_2 é comum supor que a corrente da base I_{BB} seja suficientemente pequena, na ordem de 20% do valor da corrente que passa por R_2

$$I_2 = \frac{I_{BB}}{0.2}.$$

Este valor pode ser desprezado no cálculo de R_1 e R_2 , ou seja, supomos que

$$I_1 = I_2 + I_{BB} = 1.2I_2 \approx I_2 = \frac{I_{BB}}{0.2}.$$

Com a corrente do divisor $I_1 \approx I_2$ estimada, podemos agora determinar de forma aproximada as resistências:

$$R_2 = \frac{0.2(V_{CC} - V_B)}{I_{BB}}$$

e

$$R_1 = \frac{0.2(V_B - V_{BB})}{I_{BB}}.$$

As potências dissipadas nestes resistores seriam, respectivamente,

$$P_2 = 0.2(V_{CC} - V_B)I_{BB}$$

e

$$P_1 = 0.2(V_B - V_{BB})I_{BB}.$$

Com base nestes valores obtidos, procuramos entre os resistores disponíveis no mercado aqueles com valores maiores que mais se aproximam dos calculados.

6 Validação

Como várias aproximações e suposições foram feitas ao longo dos cálculos, é uma boa prática verificar se as tensões e as correntes do circuito em operação normal respeitam os valores nominais máximos fornecidos nas folhas de dados. Se quiser evitar que o circuito opere próximo das condições de limite, pode-se aplicar um fator 2 sobre esses valores nominais máximos.